

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-134628

(43)Date of publication of application : 23.05.1995

(51)Int.Cl. G06F 1/32
G06F 1/04

(21)Application number : 05-281448

(71)Applicant : HITACHI LTD

(22)Date of filing : 10.11.1993

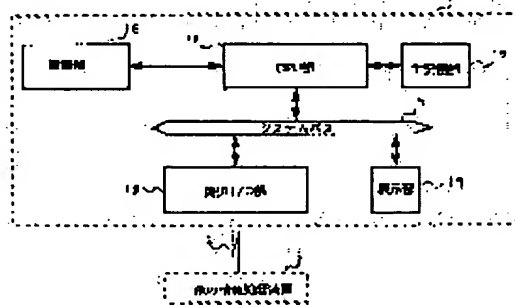
(72)Inventor : TAMURA TAKAYUKI
KATO NOBUTAKA
TOMA TAKASHI
SUKAI KAZUO
TAMURA CHIHIRO
KAMIMAKI HIDEKI

(54) POWER SAVING CONTROL METHOD AND INFORMATION PROCESSOR

(57)Abstract:

PURPOSE: To reduce the useless power consumption even when an information processor is connected to a network.

CONSTITUTION: If a network controller included in a peripheral I/O part 13 is not connected to a network 2 and no input is supplied to an input device of the part 13 for a fixed time, the necessary data are saved into a main storage part 12 to recover the state of an information processor at a relevant time point. So that the supply of power is cut to a CPU part 11, a display part 13 and the part 13 to transit to a 1st power saving mode. When the network controller is connected to the network 2 and no input is supplied to the input device for a fixed time, the supply of power is cut to the part 14 and the clock frequency needed for operation of the input device is reduced to transit to a 2nd power saving mode. Furthermore, if the part 11 has no processing under execution, the clock frequency necessary for operation of both parts 11 and 12 is reduced to transit to a 3rd power saving mode.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-134628

(43) 公開日 平成7年(1995)5月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 1/32				
1/04	3 0 1 C		G 0 6 F 1/ 00	3 3 2 Z

審査請求 未請求 請求項の数 8 O L (全 25 頁)

(21) 出願番号 特願平5-281448

(22) 出願日 平成5年(1993)11月10日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 田村 隆之

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

(72) 発明者 加藤 伸隆

愛知県尾張市晴丘町池上1番地 株式会社日立製作所オフィスシステム事業部内

(74) 代理人 弁理士 富田 和子

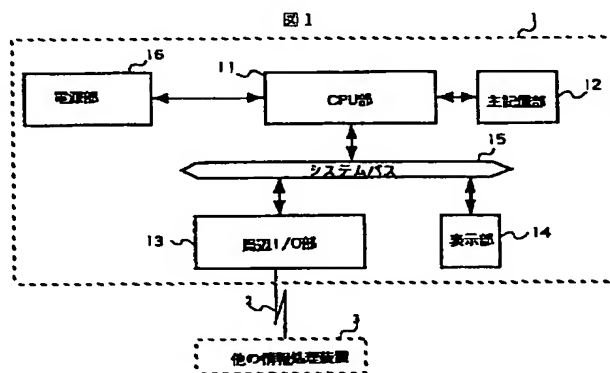
最終頁に続く

(54) 【発明の名称】 省電力制御方法および情報処理装置

(57) 【要約】 (修正有)

【目的】 情報処理装置がネットワークに接続されて使用されている場合にも、無駄な消費電力の低減を図る。

【構成】 周辺 I/O 部 13 内のネットワーク制御装置がネットワーク 2 と接続してなく、かつ、周辺 I/O 部 13 内の入力装置に対する入力が一定時間ないならば、その時点の情報処理装置 1 の状態を回復するために必要なデータを主記憶部 12 に退避させ、CPU 部 11、表示部 14 及び周辺 I/O 部 13 へ電力の供給を遮断することにより、第 1 の省電力モードに移移する。また、ネットワーク制御装置がネットワーク 2 と接続しており、かつ、入力装置に対する入力が一定時間ないならば、表示部 14 への電力の供給を遮断し、入力装置が動作するのに必要なクロックの周波数を低下させることにより、第 2 の省電力モードに移移する。更に、CPU 部 11 が現在実行中の処理がないならば、CPU 部 11 及び主記憶部 12 が動作するのに必要なクロックの周波数を低下させることにより、第 3 の省電力モードに移移する。



1

【特許請求の範囲】

【請求項1】処理を実行するCPUと、上記CPUにより実行されるプログラムおよびデータを記憶する主記憶装置と、上記CPUによる処理結果を表示する表示装置と、上記CPUが実行する処理に関するデータを入力する入力装置と、ネットワークとの間を接続するネットワーク制御装置と、これらに電力を供給する電源とを少なくとも備えた情報処理装置における省電力制御方法において、

上記ネットワーク制御装置がネットワークとの間を接続していないか、かつ、上記入力装置に対する入力が一定時間ないならば、その時点の情報処理装置の状態を回復するために必要なデータを上記主記憶装置に退避させ、上記CPU、上記表示装置、上記入力装置、上記ネットワーク制御装置への上記電源による電力の供給を遮断することにより第1の省電力モードに移移し、
上記第1の省電力モードにおいて、上記入力装置に対する入力が発生したならば、上記主記憶装置に退避させられているデータを回復させ、上記CPU、上記表示装置、上記入力装置、上記ネットワーク制御装置への上記電源による電力の供給を行うことにより通常モード（以下、通常動作モードと称す。）に移移することを特徴とする省電力制御方法。

【請求項2】請求項1記載の省電力制御方法において、上記ネットワーク制御装置がネットワークとの間を接続しており、かつ、上記入力装置に対する入力がある一定時間ないならば、上記表示装置への上記電源による電力の供給を遮断し、上記入力装置が動作するのに必要なクロックの周波数を低下させることにより第2の省電力モードに移移し、

上記第2の省電力モードにおいて、上記入力装置に対する入力が発生したならば、上記表示装置への上記電源による電力の供給を行い、上記入力装置が動作するのに必要なクロックの周波数を元に戻すことにより上記通常動作モードに移移することを特徴とする省電力制御方法。

【請求項3】請求項2記載の省電力制御方法において、上記第2の省電力モードにおいて、上記CPUが現在実行中の処理（以下、ユーザ・プロセスと称す。）がないならば、さらに、上記CPU、上記主記憶装置が動作するのに必要なクロックの周波数を低下させることにより第3の省電力モードに移移し、

上記第3の省電力モードにおいて、上記ユーザ・プロセスが発生したならば、上記CPU、上記主記憶装置が動作するのに必要なクロックの周波数を元に戻すことにより上記第2の省電力モードに移移し、

上記第3の省電力モードにおいて、上記入力装置に対する入力が発生したならば、上記表示装置への上記電源による電力の供給を行い、上記CPU、上記主記憶装置、上記入力装置が動作するのに必要なクロックの周波数を元に戻すことにより上記通常動作モードに移移すること

2

を特徴とする省電力制御方法。

【請求項4】請求項1、2または3記載の省電力制御方法において、

上記第1の省電力モードに移移するよう外部から指示があった場合に、

上記ネットワーク制御装置がネットワークとの間を接続していないならば、上記第1の省電力モードに移移し、
上記ネットワーク制御装置がネットワークとの間を接続しているならば、上記第1の省電力モードに移移してもよいか否かを外部に問い合わせることを特徴とする省電力制御方法。

【請求項5】請求項1、2、3または4記載の省電力制御方法において、

上記表示装置がその表示部を装置本体に対して開閉可能な液晶表示装置である場合に、

上記ネットワーク制御装置がネットワークとの間を接続していないか、かつ、上記入力装置に対する入力がある一定時間ないかまたは上記液晶表示装置の表示部が閉じられたならば、上記第1の省電力モードに移移し、

上記ネットワーク制御装置がネットワークとの間を接続しており、かつ、上記入力装置に対する入力がある一定時間ないかまたは上記液晶表示装置の表示部が閉じられたならば、上記第2の省電力モードに移移することを特徴とする省電力制御方法。

【請求項6】請求項1、2、3または4記載の省電力制御方法において、

上記表示装置がCRT（Cathode-Ray Tube）である場合に、

上記ネットワーク制御装置がネットワークとの間を接続していないか、かつ、上記入力装置に対する入力がある一定時間ないかまたは上記CRTの表示データの変化がある一定時間ないならば、上記第1の省電力モードに移移し、

上記ネットワーク制御装置がネットワークとの間を接続しており、かつ、上記入力装置に対する入力がある一定時間ないかまたは上記CRTの表示データの変化がある一定時間ないならば、上記第2の省電力モードに移移することを特徴とする省電力制御方法。

【請求項7】処理を実行するCPUと、上記CPUにより実行されるプログラムおよびデータを記憶する主記憶装置と、上記CPUによる処理結果を表示する表示装置と、上記CPUが実行する処理に関するデータを入力する入力装置と、ネットワークとの間を接続するネットワーク制御装置と、これらに電力を供給する電源とを少なくとも備えた情報処理装置において、

上記ネットワーク制御装置がネットワークとの間を接続しているか否かを判定する第1の判定手段と、上記入力装置に対する入力があるか否かを判定する第2の判定手段と、上記入力装置が動作するのに必要なクロックの周波数を、通常の周波数および通常の周波数よりも低い周波数のうちのいずれかに切り替える第1のクロック切替

手段と、上記CPU、上記主記憶装置、上記表示装置、上記入力装置への上記電源による電力の供給を制御する電源制御手段と、上記情報処理装置の状態を回復するために必要なデータを上記主記憶装置に退避させる退避手段とを備え、

上記第1の判定手段により上記ネットワーク制御装置がネットワークとの間を接続していないと判定され、かつ、上記第2の判定手段により上記入力装置に対する入力が一定時間ないことが判定されたならば、上記退避手段は、その時点の情報処理装置の状態を回復するために必要なデータを上記主記憶装置に退避させ、上記電源制御手段は、上記CPU、上記表示装置、上記入力装置、上記ネットワーク制御装置への上記電源による電源の供給を遮断するよう制御し、

上記第1の判定手段により上記ネットワーク制御装置がネットワークとの間を接続していると判定され、かつ、上記第2の判定手段により上記入力装置に対する入力が一定時間ないことが判定されたならば、上記電源制御手段は、上記表示装置への上記電源による電力の供給を遮断するよう制御し、上記第1のクロック切り替え手段は、上記入力装置が動作するのに必要なクロックの周波数を通常の周波数よりも低い周波数に切り替えることを特徴とする情報処理装置。

【請求項8】請求項7記載の情報処理装置において、上記CPUが現在実行中の処理（以下、ユーザ・プロセスと称す。）があるか否かを判定する第3の判定手段と、上記CPU、上記主記憶装置が動作するのに必要なクロックの周波数を、通常の周波数および通常の周波数よりも低い周波数のうちのいずれかに切り替える第2のクロック切替手段とをさらに備え、

上記第1の判定手段により上記ネットワーク制御装置がネットワークとの間を接続していると判定され、かつ、上記第2の判定手段により上記入力装置に対する入力が一定時間ないことが判定されたならば、さらに、上記第3の判定手段により上記ユーザ・プロセスがないと判定された場合に、上記電源制御手段は、上記表示装置への上記電源による電力の供給を遮断するよう制御し、上記第1のクロック切り替え手段は、上記入力装置が動作するのに必要なクロックの周波数を通常の周波数よりも低い周波数に切り替え、上記第2のクロック切替手段は、上記CPU、上記主記憶装置が動作するのに必要なクロックの周波数を通常の周波数よりも低い周波数に切り替えることを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、情報処理装置の省電力制御方法に係り、特に、情報処理装置がネットワークに接続されずに単独で使用されている場合に加えて、情報処理装置がネットワークに接続されて使用されている場合にも、消費電力の低減を図ることを可能とする省電力

制御方法に関する。

【0002】

【従来の技術】近年、オフィス空間の有効利用および机上の有効活用を図るために、情報処理装置の小型化が進んでいる。さらに、携帯時での使用を可能とするために、内蔵バッテリーを搭載した情報処理装置が開発されてきている。情報処理装置を携帯して長時間使用するには、内蔵バッテリーに大容量の電池を用いる必要がある。しかし、内蔵バッテリーの大容量化により、情報処理装置の重量が増し、携帯性が損なわれる。

【0003】そこで、従来の情報処理装置では、特開平2-93814号公報の「ラップトップ形パーソナルコンピュータの電力供給制御装置」に記載されているように、キー入力の監視を行い、一定時間キー入力がないことを検出すると、リジューム機能回路を起動し、その時点の情報処理装置の状態を回復するために必要なデータ（具体的には、内部レジスタ値）を主記憶装置に退避させてから、電源による電力の供給を遮断することによりスリープモードに移移し、無駄な電力消費を抑え、内蔵バッテリーによる駆動時間の延長を図っている。そして、再び電源による電力供給を開始すると、主記憶装置に退避させておいた内部レジスタ値を回復させることにより、電源による電力の供給を遮断した時点の状態を回復し、CPUによる処理を継続実行することができるようになっていく。

【0004】このように、従来は、情報処理装置がネットワークに接続されずに単独で使用される場合の消費電力の低減を図っており、情報処理装置がネットワークに接続されて使用される場合については考慮していなかった。

【0005】

【発明が解決しようとする課題】それぞれの情報処理装置の機能を有効に利用する分散処理環境が構築されるに伴い、情報処理装置は、ネットワークに接続して使用されていくと考えられている。しかしながら、従来の省電力制御方法は、情報処理装置がネットワークに接続されて使用される場合については考慮していないので、情報処理装置をネットワークに接続して使用した場合、一定時間キー入力がないことを検出すると、スリープモードに移移して、情報処理装置への電源による電力の供給が遮断されてしまい、ネットワーク処理を続けることが困難になるという問題がある。

【0006】例えば、レジューム機能回路を有する情報処理装置Aがネットワークに接続されており、他の情報処理装置Bがネットワークを介して情報処理装置A内のデータを参照している間に、情報処理装置Aが自動的にスリープモードに移移してしまうと、情報処理装置Bは、情報処理装置Aのデータを継続して参照することができなくなり、実行中の処理を継続できなくなるという問題が発生する。

【0007】そこで、情報処理装置がネットワークに接続されているときは、スリープモードへ遷移することを禁止するようにすれば、上記問題の発生を防ぐことはできるが、消費電力の低減を図ることができなくなってしまう。

【0008】また、特開平3-57007号公報の「情報処理装置」に記載されているように、一定時間キー入力がないことを検出するかまたは表示装置の表示部が表示装置本体に対して閉じたことを検出すると、CPUの動作クロックを低下させるようにしているものもある。

【0009】しかしながら、このような情報処理装置においても、情報処理装置がネットワークに接続されて使用される場合の消費電力の低減については考慮していなかった。

【0010】本発明の目的は、情報処理装置がネットワークに接続されずに単独で使用されている場合に加えて、情報処理装置がネットワークに接続されて使用されている場合にも、無駄な消費電力の低減を図ることができる省電力制御方法を提供することにある。

【0011】
【課題を解決するための手段】上記目的を達成するために、本発明は、情報処理装置がネットワークに接続されているか否かに応じた省電力モードを用意している。

【0012】すなわち、処理を実行するCPUと、CPUにより実行されるプログラムおよびデータを記憶する主記憶装置と、CPUによる処理結果を表示する表示装置と、CPUが実行する処理に関するデータを入力する入力装置と、ネットワークとの間を接続するネットワーク制御装置と、これらに電力を供給する電源とを少なくとも備えた情報処理装置において、ネットワーク制御装置がネットワークとの間を接続していなく、かつ、入力装置に対する入力が一定時間ないならば、その時点の情報処理装置の状態を回復するために必要なデータを主記憶装置に退避させ、CPU、表示装置、入力装置、ネットワーク制御装置への電源による電力の供給を遮断することにより第1の省電力モードに遷移するようにしている。

【0013】そして、第1の省電力モードにおいて、入力装置に対する入力が発生したならば、主記憶装置に退避させられているデータを回復させ、CPU、表示装置、入力装置、ネットワーク制御装置への電源による電力の供給を行うことにより通常モード（以下、通常動作モードと称す。）に遷移するようにしている。

【0014】なお、第1の省電力モードは、上述したスリープモードに相当している。

【0015】また、ネットワーク制御装置がネットワークとの間を接続しており、かつ、入力装置に対する入力が一定時間ないならば、表示装置への電源による電力の供給を遮断し、入力装置が動作するのに必要なクロックの周波数を低下させることにより第2の省電力モードに

遷移するようにしている。

【0016】そして、第2の省電力モードにおいて、入力装置に対する入力が発生したならば、表示装置への電源による電力の供給を行い、入力装置が動作するのに必要なクロックの周波数を元に戻すことにより通常動作モードに遷移するようにしている。

【0017】さらに、第2の省電力モードにおいて、CPUが現在実行中の処理（以下、ユーザ・プロセスと称す。）がないならば、さらに、CPU、主記憶装置が動作するのに必要なクロックの周波数を低下させることにより第3の省電力モードに遷移するようにしてもよい。

【0018】そして、第3の省電力モードにおいて、ユーザ・プロセスが発生したならば、CPU、主記憶装置が動作するのに必要なクロックの周波数を元に戻すことにより第2の省電力モードに遷移し、また、第3の省電力モードにおいて、入力装置に対する入力が発生したならば、表示装置への電源による電力の供給を行い、CPU、主記憶装置、入力装置が動作するのに必要なクロックの周波数を元に戻すことにより通常動作モードに遷移するようにする。

【0019】これは、第2の省電力モードにおいて、CPU、主記憶装置が動作するのに必要なクロックの周波数を低下させると、情報処理装置の消費電力の低減を図ることができるが、処理が遅くなることが考えられるので、ユーザ・プロセスがないときのみ、第3の省電力モードに遷移するようにするものである。

【0020】なお、第2の省電力モード、第3の省電力モードは、後述する実施例においては、それぞれ、第1のパワーセーブモード、第2のパワーセーブモードと呼んでいる。

【0021】このように、本発明によれば、情報処理装置がネットワークに接続されずに単独で使用されている場合に加えて、情報処理装置がネットワークに接続されて使用されている場合にも、無駄な消費電力を効率的に低減することができる。

【0022】さらに、第1の省電力モードに遷移するよう外部から指示することができるようにしてもよい。この指示は、例えば、特定のスイッチを押下することにより行うことができ、該スイッチが押下された場合は、ネットワーク制御装置がネットワークとの間を接続していないならば、第1の省電力モードに遷移するようにし、ネットワーク制御装置がネットワークとの間を接続しているならば、第1の省電力モードに遷移してもよいか否かを外部に問い合わせるようにする。

【0023】これにより、情報処理装置のユーザが明示的に消費電力の低減を行うことができ、ユーザの使い勝手を考慮して、情報処理装置の消費電力を低減することができる。

【0024】また、特に、表示装置がその表示部を装置本体に対して開閉可能な液晶表示装置である場合には、ネ

ットワーク制御装置がネットワークとの間を接続して
なく、かつ、入力装置に対する入力が入力装置が一定時間ないかまたは液晶表示装置の表示部が閉じられたならば、第1の省電力モードに移移するようにし、ネットワーク制御装置がネットワークとの間を接続しており、かつ、入力装置に対する入力が入力装置が一定時間ないかまたは液晶表示装置の表示部が閉じられたならば、第2の省電力モードに移移するようにすることができる。

【0025】また、特に、表示装置がCRT (Cathode-Ray Tube) である場合には、ネットワーク制御装置がネットワークとの間を接続してなく、かつ、入力装置に対する入力が入力装置が一定時間ないかまたはCRTの表示データの変化が入力装置が一定時間ないならば、第1の省電力モードに移移するようにし、ネットワーク制御装置がネットワークとの間を接続しており、かつ、入力装置に対する入力が入力装置が一定時間ないかまたはCRTの表示データの変化が入力装置が一定時間ないならば、第2の省電力モードに移移するようにすることができる。

【0026】

【作用】本発明の省電力制御方法は、従来と同様に、入力装置に対する入力が入力装置が一定時間ないことを検出するのに加えて、ネットワーク制御装置がネットワークとの間を接続しているか否か、すなわち、情報処理装置がネットワークに接続されて使用されているか否かを判定することにより、

(1) 第1の省電力モード…情報処理装置の状態を回復するために必要なデータを主記憶装置に退避させ、CPU、表示装置、入力装置、ネットワーク制御装置への電源による電力の供給を遮断したモード。

(2) 第2の省電力モード…表示装置への電源による電力の供給を遮断し、入力装置が動作するのに必要なクロックの周波数を低下させたモード。

の2つの省電力モードのうちのいずれかに移移するよう、情報処理装置のモード移移をきめ細かく制御するようにしているので、情報処理装置の消費電力を低減することができる。

【0027】また、さらに、ユーザ・プロセスがあるか否かを判定することにより、(1) 第1の省電力モード、(2) 第2の省電力モードと、

(3) 第3の省電力モード…表示装置への電源による電力の供給を遮断し、入力装置が動作するのに必要なクロックの周波数を低下させ、さらに、CPU、主記憶装置が動作するのに必要なクロックの周波数を低下させたモード。

との3つの省電力モードのうちのいずれかに移移するよう、情報処理装置のモード移移をきめ細かく制御するようにしているので、情報処理装置の消費電力を低減することができる。

【0028】従って、本発明によれば、情報処理装置がネットワークに接続されずに単独で使用されている場合

に加えて、情報処理装置がネットワークに接続されて使用されている場合にも、無駄な消費電力を効率的に低減することができる。

【0029】

【実施例】以下、本発明の一実施例について図面を参照して説明する。

【0030】図1は本発明の一実施例の省電力制御方法を適用した情報処理装置のシステム構成図である。

【0031】図1に示すように、本実施例の情報処理装置1は、情報処理装置1を制御し処理を実行するCPU部11と、CPU部11が実行する処理のプログラムやデータを格納する主記憶装置を有する主記憶部12と、入力装置、ネットワーク制御装置、2次記憶装置を有する周辺I/O部13と、表示装置を有する表示部14と、システムバス15と、CPU部11、主記憶部12、周辺I/O部13、表示部14に電力を供給する電源部16とを備えた構成となっている。なお、本実施例では、入力装置をキーボードとし、表示装置をその表示部が装置本体に対して開閉可能な液晶表示装置(以下、LCDと称す。)とした場合について説明する。

【0032】また、本実施例の情報処理装置1は、ネットワーク2を介して他の情報処理装置3と接続することができる。

【0033】図2は本実施例の情報処理装置1のモード移移図である。

【0034】図2において、21は電源オフモード、22は通常動作モード、23は第1のパワーセーブモード、24は第2のパワーセーブモード、25はスリープモードである。なお、101~116は各モード21~25に移移するための移移条件である。

【0035】本実施例は、キー入力の検出、LCD開閉の検出、ユーザ・プロセスの検出、ユーザによるスイッチ操作、ネットワーク接続の有無によって、第1のパワーセーブモード23、第2のパワーセーブモード24、スリープモード25といった3つの省電力モードと、通常動作モード22と、電源オフモード21との間でモード移移を行い、情報処理装置1の無駄な消費電力の低減を図るものである。

【0036】第1のパワーセーブモード23では、後述するように、周辺I/O部13のキーボードおよび表示部14について省電力制御を行う。第2のパワーセーブモード24では、後述するように、周辺I/O部13のキーボードおよび表示部14に加え、CPU部11について省電力制御を行う。

【0037】また、スリープモード25では、従来と同様に、情報処理装置1の状態を回復するために必要なデータ(具体的には、CPU部11、周辺I/O部13、表示部14の内部レジスタ値である。)を主記憶部12に退避させ、主記憶部13以外への電源部16による電力の供給を遮断する。

【0038】情報処理装置1がネットワーク2に接続されている場合に、スリープモード25に遷移すると、周辺I/O部13への電力の供給が遮断されてしまうので、ネットワーク処理を継続して実行することができない。そこで、ネットワーク2に接続されている場合は、第1のパワーセーブモード23または第2のパワーセーブモード24に遷移するようにして、周辺I/O部13への電力の供給を行うことで、ネットワーク処理の継続実行を可能としている。また、情報処理装置1のユーザがスイッチ操作（例えば、スリープ/レジャーム・スイッチを押下することである。）によってユーザが明示的にスリープモード25への遷移を指示した場合は、情報処理装置1がネットワーク2に接続されていなければ、スリープモード25に遷移するが、情報処理装置1がネットワーク2に接続されているならば、ユーザにスリープモード25に遷移してもよい可否を問い合わせるようにすることにより、ユーザの使い勝手を考慮した省電力制御を行う。

【0039】図6は遷移条件101~112によって遷移する前のモードと遷移した後のモード、遷移条件の内容、モード遷移を行うための処理内容を示す図である。

【0040】遷移条件101は、電源スイッチがオンにされることであり、電源オフモード21において、遷移条件101が発生すると、情報処理装置1は、後述する電源オン処理を実行し、通常動作モード22に遷移する。

【0041】遷移条件102は、電源スイッチがオフにされることであり、通常動作モード22において、遷移条件102が発生すると、情報処理装置1は、後述する電源オフ処理を実行し、電源オフモード21に遷移する。電源オフ処理は、例えば、UNIXワークステーションでは、シャットダウン処理実行後、電源スイッチをオフにすることである。

【0042】遷移条件103は、リセット・スイッチが押下されることであり、通常動作モード22において、遷移条件103が発生すると、情報処理装置1は、後述するリセット処理を実行し、再び通常動作モード22となり、モード遷移を行わない。リセット処理は、ハードウェアの初期診断や初期化等の処理を実行することである。

【0043】遷移条件104は、一定時間キー入力がないこと、または、LCDが閉じられたことであり、通常動作モード22において、遷移条件104が発生すると、情報処理装置1は、後述するデバイス・パワーセーブ移行処理を実行し、第1のパワーセーブモード23に遷移する。

【0044】遷移条件105は、キー入力が発生すること、または、スリープ/レジャーム・スイッチが押下されることであり、第1のパワーセーブモード23において、遷移条件105が発生すると、情報処理装置1は、

後述するデバイス・パワーセーブ復帰処理を実行し、通常動作モード22に遷移する。

【0045】遷移条件106は、ユーザ・プロセスがないことであり、第1のパワーセーブモード23において、遷移条件106が発生すると、情報処理装置1は、後述する低周波数クロック動作移行処理を実行し、第2のパワーセーブモード24に遷移する。

【0046】遷移条件107は、ユーザ・プロセスが発生することであり、第2のパワーセーブモード24において、遷移条件107が発生すると、情報処理装置1は、後述する低周波数クロック動作復帰処理を実行し、第1のパワーセーブモード23に遷移する。

【0047】遷移条件108は、キー入力が発生すること、または、スリープ/レジャーム・スイッチが押下されることであり、第2のパワーセーブモード24において、遷移条件108が発生すると、情報処理装置1は、後述するパワーセーブ復帰処理を実行し、通常動作モード22に遷移する。

【0048】遷移条件109は、スリープ/レジャーム・スイッチが押下されることであり、通常動作モード22において、遷移条件109が発生すると、情報処理装置1は、後述するスリープ処理を実行し、スリープモード25に遷移する。

【0049】遷移条件110は、一定時間キー入力がなく、かつ、情報処理装置1がネットワーク2に接続されていないことであり、第1のパワーセーブモード23において、遷移条件110が発生すると、情報処理装置1は、後述するスリープ処理を実行し、スリープモード25に遷移する。

【0050】遷移条件111は、一定時間キー入力がなく、かつ、情報処理装置1がネットワーク2に接続されていないことであり、第2のパワーセーブモード24において、遷移条件111が発生すると、情報処理装置1は、後述するスリープ処理を実行し、スリープモード25に遷移する。

【0051】遷移条件112は、スリープ/レジャーム・スイッチが押下されることであり、スリープモード25において、遷移条件112が発生すると、情報処理装置1は、後述する電源オン処理を実行し、通常動作モード22に遷移する。

【0052】図3は本実施例の情報処理装置1の詳細なシステム構成を示すブロック図である。

【0053】図3において、201はCPU、202はメモリ・システムバス制御装置、203は主記憶装置、204はシステムバス、205は表示制御装置、206はフレームメモリ、207はLCD、208はI/O制御装置、209は周辺I/O装置、213は電源制御装置、214は電源スイッチ、215はスリープ/レジャーム・スイッチである。周辺I/O装置209は、キーボード210、ネットワーク制御装置211、2次記憶

装置212を備えた構成となっている。

【0054】なお、スリープ/レジャーム・スイッチ215は、スリープモード25への遷移およびスリープモード25からの復帰をユーザが指示するためのものである。

【0055】図1におけるCPU部11は、CPU201、メモリ・システムバス制御装置202に相当し、図1における主記憶部12は、主記憶装置203に相当し、図1における周辺I/O部13は、I/O制御装置208、周辺I/O装置209に相当し、図1における表示部14は、表示制御装置205、フレームメモリ206、LCD207に相当し、図1におけるシステムバス15は、システムバス204に相当し、図1における電源部16は、電源制御装置213、電源スイッチ214、スリープ/レジャーム・スイッチ215に相当している。

【0056】また、図3に示すように、本実施例においては、情報処理装置1を構成する各デバイスを、スリープモード25のときに電力の供給が遮断されるスリープ系ブロック31と、スリープモード25のときに電力が供給されるノンスリープ系ブロック32とに分けている。さらに、スリープ系ブロック31を、第1のパワーセーブモード23および第2のパワーセーブモード24のときにのみ電力の供給が遮断されるLCDパワーセーブ・ブロック33と、それ以外とに分けている。

【0057】スリープ系ブロック31には、CPU201、メモリ・システムバス制御装置202、システムバス204、表示制御装置205、フレームメモリ206、LCD207、I/O制御装置208、周辺I/O装置209が属し、ノンスリープ系ブロック32には、主記憶装置203が属している。また、LCDパワーセーブ・ブロック33には、LCD207が属している。

【0058】電源制御装置213は、スリープ系ブロック31、ノンスリープ系ブロック32、LCDパワーセーブ・ブロック33への電力供給を制御する。すなわち、スリープ系電源220によって、スリープ系ブロック31への電力供給を行い、ノンスリープ系電源221によって、ノンスリープ系ブロック32への電力供給を行い、LCD電源222によって、LCDパワーセーブ・ブロック33への電力供給を行う。

【0059】なお、電源制御装置213には、常に電力が供給されている。

【0060】また、図3において、301はLCD207が閉じていることを示すLCD閉信号、302は電源制御装置213に対してLCDパワーセーブ・ブロック33への電力供給の遮断を要求するLCD電源遮断要求信号、303は表示制御装置205に対してフレームメモリ206へのシリアルクロックの停止を要求するシリアルクロック停止要求信号、304はキーボード210に対してスキャンクロックを通常よりも低い周波数のス

キャンクロックに切り替えることを要求する低周波数スキャンクロック入力要求信号、305は通常動作モード22、第1のパワーセーブモード23、第2のパワーセーブモード24においてスリープ/レジャーム・スイッチ215が押下されたときに発生するスリープ/レジャーム・スイッチ押下割り込み信号、306はスリープモード25に遷移するときにスリープ系ブロック31およびLCDパワーセーブ・ブロック33への電力供給の遮断を要求するスリープ電源遮断要求信号であり、これらについては、モード遷移を行うための各処理内容と共に後述する。

【0061】21~25の各モードにおける31~33の各ブロックへの電力供給の有無を図4に示し、第1のパワーセーブモード23および第2のパワーセーブモード230における各デバイスの動作内容を図5に示す。

【0062】図4に示すように、電源オフモード21においては、電源制御装置213は、スリープ系電源220、ノンスリープ系電源221、LCD電源222を全てオフにし、全ブロック31~33への電力供給を遮断する。

【0063】通常動作モード22においては、電源制御装置213は、スリープ系電源220、ノンスリープ系電源221、LCD電源222を全てオンにし、全ブロック31~33への電力供給を行う。このとき、CPU201、メモリ・システムバス制御装置202、主記憶装置203は、通常の周波数の動作クロックで動作し、キーボード210は、通常の周波数のスキャンクロックで動作する。

【0064】第1のパワーセーブモード23においては、電源制御装置213は、スリープ系電源220、ノンスリープ系電源221をオンにし、LCD電源222をオフにし、LCDパワーセーブ・ブロック33のみへの電力供給を遮断する。このとき、図5に示すように、キーボード210は、通常の周波数よりも低い周波数のスキャンクロックで動作し、表示制御装置205は、LCD207への表示データをフレームメモリ206から読み出すためのシリアルクロックを停止する。

【0065】第2のパワーセーブモード24においては、電源制御装置213は、第1のパワーセーブモード23の場合と同様に、スリープ系電源220、ノンスリープ系電源221をオンにし、LCD電源222をオフにし、LCDパワーセーブ・ブロック33のみへの電力供給を遮断する。このとき、図5に示すように、キーボード210は、通常の周波数よりも低い周波数のスキャンクロックで動作し、表示制御装置205は、シリアルクロックを停止する。さらに、CPU201、メモリ・システムバス制御装置202、主記憶装置203は、通常の周波数よりも低い周波数の動作クロックで動作する。

【0066】スリープモード25においては、電源制御

装置213は、スリープ系電源220、LCD電源222をオフにし、ノンスリープ系電源221をオンにし、スリープ系ブロック31およびLCDパワーセーブ・ブロック33への電力供給を遮断し、ノンスリープ系ブロック32のみへの電力供給を行う。これにより、主記憶装置203のみが動作することとなり、主記憶装置203は、自身のリフレッシュ制御を行うセルフリフレッシュを実行する。従って、メモリ・システムバス制御装置202への電力供給を遮断した場合にも、主記憶装置203のデータを保持することができる。なお、主記憶装置203の外部にリフレッシュ制御回路を備え、このリフレッシュ制御回路が主記憶装置203のリフレッシュ制御を行うようにしてもよく、この場合、リフレッシュ制御回路は、ノンスリープ系ブロック32に属するようにする。

【0067】以下、モード遷移を行うための各処理内容について説明する。

【0068】図7は電源オフモード21から通常動作モード22に遷移するとき、および、スリープモード25から通常動作モード22に遷移するとき実行される電源オン処理のフローチャートである。

【0069】図7に示すように、電源オフモード21において電源スイッチ214がオンにされるか(S700)、または、スリープモード25においてスリープ/レジャム・スイッチ215が押下されると(S701)、電源制御装置213は、スリープ系電源220、ノンスリープ系電源221、LCD電源222をオンにし、全ブロック31~33への電力供給を行う(S702)。

【0070】続いて、CPU201は、電源制御装置213に保持されている現在のモードを読み出し、現在のモードが電源オフモード21であるならば、ハードウェアの初期診断や初期化を行う通常の電源オン処理を実行し(S704)、情報処理装置1は、通常動作モード22に遷移する。なお、本実施例において、情報処理装置1の現在のモードは、常に電力が供給されている電源制御装置213に保持されているものとする。

【0071】また、CPU201は、現在のモードがスリープモード25であるならば、主記憶装置203のセルフリフレッシュを解除し、CPU201、メモリ・システムバス制御装置202、表示制御装置205、I/O制御装置208、周辺I/O装置209の内部レジスタ値を回復するレジャム処理を実行し(S705)、情報処理装置1は、通常動作モード22に遷移する。

【0072】なお、以下の説明において、メモリ・システムバス制御装置202、表示制御装置205、I/O制御装置208、周辺I/O装置209を、まとめて、各LSIと呼ぶ。また、CPU201や各LSIの内部レジスタ値は、後述するスリープ処理によって、主記憶装置203に退避されているものである。

【0073】図8は通常動作モード22から第1のパワーセーブモード23に遷移するとき実行されるデバイス・パワーセーブ移行処理のフローチャートである。

【0074】図8に示すように、通常動作モード22において、CPU201は、一定時間キー入力がないことを検出すると(S800)、第1のパワーセーブモード23に遷移する旨をI/O制御装置208に設定する(S801)。また、通常動作モード22において、LCD207は、LCD207が閉じられたことを検出すると(S802)、I/O制御装置208に対してLCD閉信号301を出力する(S803)。

【0075】I/O制御装置208は、第1のパワーセーブモード23に遷移する旨が設定されるか、または、LCD閉信号301を入力すると、電源制御装置213に対してLCD電源遮断要求信号302を出力し、表示制御装置205に対してシリアルクロック停止要求信号303を出力し、キーボード210に対して低周波数スキャンクロック入力要求信号304を出力する(S804)。

【0076】電源制御装置213は、LCDパワーセーブ・ブロック33のみへの電力供給を遮断する。また、キーボード210は、通常の周波数よりも低い周波数のスキャンクロックで動作し、表示制御装置205は、シリアルクロックを停止する。これにより、情報処理装置1は、第1のパワーセーブモード23に遷移する。

【0077】ここで、デバイス・パワーセーブ移行処理を実現するための具体的な動作について、図14を用いて説明する。

【0078】CPU201は、一定時間キー入力がないことを検出すると、I/O制御装置208内のデバイス・パワーセーブ制御レジスタ208aに第1のパワーセーブモード23に遷移する旨を設定する。

【0079】I/O制御装置208においては、OR回路208bによって、デバイス・パワーセーブ制御レジスタ208aの内容とLCD閉信号301との論理和が取られ、LCD電源遮断要求信号302、シリアルクロック停止要求信号303、低周波数スキャンクロック入力要求信号304が出力されるようになっている。

【0080】電源制御装置213においては、LCD電源遮断要求信号302を入力すると、OR回路213bによって、LCD電源遮断要求信号302とスリープ電源遮断要求信号306との論理和が取られ、スイッチング素子213aによって、LCD電源222がオフにされる。

【0081】表示制御装置205においては、シリアルクロック停止要求信号303を入力すると、AND回路205aによって、表示制御装置205内で生成されたシリアルクロック205bがマスクされ、フレームメモリ206へのシリアルクロック205cが停止されるようになっている。

【0082】キーボード210においては、低周波数スキャンクロック入力要求信号304を入力すると、セクタ210bによって、キーボード210内で生成された通常の周波数のスキャンクロックから通常の周波数よりも低い周波数のスキャンクロックに切り替えられるようになっている。

【0083】図9は第1のパワーセーブモード23から通常動作モード22に遷移するときに実行されるデバイス・パワーセーブ復帰処理のフローチャートである。

【0084】図9に示すように、第1のパワーセーブモード23において、CPU201は、キー入力の発生を検出すると(S900)、I/O制御装置208内のデバイス・パワーセーブ制御レジスタ208aに通常動作モード22に遷移する旨を設定する(S903)。また、第1のパワーセーブモード23においてスリープ/レジューム・スイッチ215が押下されると(S901)、スリープ/レジューム・スイッチ押下割り込みが発生し、電源制御装置213は、CPU201に対してスリープ/レジューム・スイッチ押下割り込み信号305を出力する(S902)。

【0085】なお、電源制御装置213は、第1のパワーセーブモード23以外にも、通常動作モード22、第2のパワーセーブモード24においてスリープ/レジューム・スイッチ215が押下されると、CPU210に対してスリープ/レジューム・スイッチ押下割り込み信号305を出力する。CPU201は、スリープ/レジューム・スイッチ押下割り込み信号305を入力すると、現在のモードが通常動作モード22、第1のパワーセーブモード23、第2のパワーセーブモード24であるかによって、それぞれのモードに応じた処理を行う割り込み処理を実行する。

【0086】ここでは、現在のモードが第1のパワーセーブモード23であるので、CPU201は、デバイス・パワーセーブ制御レジスタ208aに通常動作モード22に遷移する旨を設定する(S903)。

【0087】I/O制御装置208は、通常動作モード22に遷移する旨が設定されると、LCD電源遮断要求信号302、シリアルクロック停止要求信号303、低周波数スキャンクロック入力要求信号304を解除する(S904)。これにより、情報処理装置1は、通常動作モード22に遷移する。

【0088】図10は第1のパワーセーブモード23から第2のパワーセーブモード24に遷移するときに実行される低周波数クロック動作移行処理のフローチャートである。

【0089】図10に示すように、第1のパワーセーブモード23において、CPU201は、ユーザ・プロセスがないことを検出すると(S1000)、CPU201、メモリ・システムバス制御装置202、主記憶装置203の動作クロックを通常の周波数よりも低い周波数

の動作クロックに切り替える(S1001)。これにより、情報処理装置1は、第2のパワーセーブモード24に遷移する。

【0090】図11は第2のパワーセーブモード24から第1のパワーセーブモード23に遷移するときに実行される低周波数クロック動作復帰処理のフローチャートである。

【0091】図11に示すように、第2のパワーセーブモード24において、CPU201は、ユーザ・プロセスの発生を検出すると(S1100)、CPU201、メモリ・システムバス制御装置202、主記憶装置203の動作クロックを通常の周波数の動作クロックに切り替える(S1101)。これにより、情報処理装置1は、第1のパワーセーブモード22に遷移する。

【0092】ここで、低周波数クロック動作移行処理および低周波数クロック動作復帰処理を実現するための具体的な動作について、図15を用いて説明する。

【0093】CPU201は、第1のパワーセーブモード23において、ユーザ・プロセスがないことを検出すると、メモリ・システムバス制御装置202内の動作クロック制御レジスタ202aに、通常の周波数よりも低い周波数の動作クロックで動作する旨を設定し、第2のパワーセーブモード24において、OSによってユーザ・プロセスの発生を検出すると、メモリ・システムバス制御装置202内の動作クロック制御レジスタ202aに、通常の周波数の動作クロックで動作する旨を設定する。

【0094】メモリ・システムバス制御装置202においては、発振器202bによって、通常の周波数の動作クロック202cが出力されており、分周回路202bによって、通常の周波数よりも低い周波数の動作クロック202eが生成されている。

【0095】そして、動作クロック制御レジスタ202aに通常の周波数よりも低い周波数の動作クロックで動作する旨が設定されているならば、セクタ202fによって、動作クロック202eが動作クロック202gとして出力され、クロック制御レジスタ202aに通常の周波数の動作クロックで動作する旨が設定されているならば、セクタ202fによって、動作クロック202cが動作クロック202gとしてCPU201、メモリ・システムバス制御装置202、主記憶装置203に対して出力されるようになっている。

【0096】図12は第2のパワーセーブモード24から通常動作モード22に遷移するときに実行されるパワーセーブ復帰処理のフローチャートである。

【0097】図12に示すように、第2のパワーセーブモード24において、CPU201は、キー入力の発生を検出すると(ステップ1200)、I/O制御装置208内のデバイス・パワーセーブ制御レジスタ208aに通常動作モード22に遷移する旨を設定し(ステップ

1203)、メモリ・システムバス制御装置202内の動作周波数制御レジスタ202aに通常の周波数の動作クロックで動作する旨を設定する(ステップ1204)。また、第2のパワーセーブモード24において、スリープ/レジューム・スイッチ215が押下されると(ステップ1201)、スリープ/レジューム・スイッチ押下割り込みが発生し、電源制御装置213は、CPU201に対してスリープ/レジューム・スイッチ押下割り込み信号305を出力する(ステップ1202)。

【0098】CPU201は、スリープ/レジューム・スイッチ押下割り込み信号305を入力すると、割り込み処理を実行する。

【0099】ここでは、現在のモードが第2のパワーセーブモード24であるので、I/O制御装置208内のデバイス・パワーセーブ制御レジスタ208aに通常動作モード22に遷移する旨を設定し(ステップ1203)、メモリ・システムバス制御装置202内の動作周波数制御レジスタ202aに通常の周波数の動作クロックで動作する旨を設定する(ステップ1204)。

【0100】これにより、情報処理装置1は、通常動作モード22に遷移する。

【0101】図13は通常動作モード22、第1のパワーセーブモード23、第2のパワーセーブモード24からスリープモード25に遷移するときの実行されるスリープ処理のフローチャートである。

【0102】図13に示すように、通常動作モード22においてスリープ/レジューム・スイッチ215が押下されると(ステップ1300)、スリープ/レジューム・スイッチ押下割り込みが発生し、電源制御装置213は、CPU201に対してスリープ/レジューム・スイッチ押下割り込み信号305を出力する(ステップ1301)。

【0103】CPU201は、スリープ/レジューム・スイッチ押下割り込み信号305を入力すると、割り込み処理を実行する。

【0104】ここでは、現在のモードが通常動作モード22であるので、情報処理装置1がネットワーク2に接続されているか否かを判定する(ステップ1302)。情報処理装置1がネットワーク2に接続されているならば、ユーザに対してスリープモード25に遷移してもよいか否かを問い合わせ(ステップ1303)、ユーザがスリープモード25への遷移を許可したときに、CPU201および各LSIの内部レジスタ値を主記憶装置203に退避し、メモリ・システムバス制御装置202にスリープモード240に遷移する旨を設定するスリープ処理を実行する(ステップ1308)また、情報処理装置1がネットワーク2に接続されていないならば、ユーザに対する問い合わせを行わずに、スリープ処理を実行する(ステップ1308)。

【0105】また、第1のパワーセーブモード23にお

いて、CPU201は、一定時間キー入力がないことを検出すると(ステップ1304)、情報処理装置1がネットワーク2に接続されているか否かを判定する(ステップ1305)。情報処理装置1がネットワーク2に接続されていないならば、スリープ処理を実行する(ステップ1308)。

【0106】さらに、第2のパワーセーブモード24において、CPU201は、一定時間キー入力がないことを検出すると(ステップ1306)、情報処理装置1がネットワーク2に接続されているか否かを判定する(ステップ1307)。情報処理装置1がネットワーク2に接続されていないならば、スリープ処理を実行する(ステップ1308)。

【0107】続いて、スリープ系ブロック31およびLCDパワーセーブ・ブロック33への電力供給を遮断し、ノンスリープ系ブロック32のみへの電力供給を行う(ステップ1309)。これにより、情報処理装置1は、スリープモード25に遷移する。

【0108】なお、実際に情報処理装置1とネットワーク2との間を接続するための接続制御を行うのはネットワーク制御装置211であるので、情報処理装置1がネットワーク2に接続されているか否かは、CPU201が割り込み処理においてネットワーク制御装置211に問い合わせることにより判定することができる。

【0109】ここで、スリープ処理を実現するための具体的な動作について、図16を用いて説明する。

【0110】CPU201は、メモリ・システムバス制御装置202内のスリープ制御レジスタ202hにスリープモード15に遷移する旨を設定する。

【0111】メモリ・システムバス制御装置202においては、スリープ制御レジスタ202hにスリープモード15に遷移する旨が設定されると、制御信号202iによって、セルフリフレッシュ設定回路202jが起動され、セルフリフレッシュ設定回路202jは、主記憶装置203に対してセルフリフレッシュを行うよう要求する制御信号202kを出力する。そして、制御信号202kを出力後、セルフリフレッシュ設定回路202jは、電源制御装置213に対してスリープ電源遮断要求信号306を出力する。

【0112】電源制御装置213においては、スリープ電源遮断要求信号306を入力すると、スイッチング素子213cによって、スリープ系電源220をオフにする。また、OR回路213bによって、スリープ電源遮断要求信号306とLCD電源遮断要求信号302との論理和を取り、スイッチング素子213aによって、LCD電源222をオフにする。これにより、電源制御装置213は、ノンスリープ系電源221のみオンとし、情報処理装置1は、スリープモード25に遷移する。

【0113】以上説明したように、本実施例によれば、第1のパワーセーブモード23、第2のパワーセーブモ

ード24、スリープモード25といった3つの省電力モードと、通常動作モード22と、電源オフモード21との間でモード遷移を行うことにより、情報処理装置1のユーザの使い勝手を考慮して、情報処理装置1の消費電力の低下を図ることができる。

【0114】さらに、情報処理装置1がネットワーク2に接続されているときには、ネットワーク処理を継続したまま、情報処理装置1の消費電力の低下を図ることができる。

【0115】さて、上記実施例においては、入力装置を10 キーボードとし、表示装置をLCDとした場合について説明しているが、入力装置をマウス等のポインティングデバイスとした場合も同様である。また、表示装置をCRTとした場合は、若干異なる点があるので、以下、表示装置をCRTとした場合の実施例について説明する。

【0116】本実施例の情報処理装置のシステム構成図は、図1に示した上記実施例のシステム構成図と同様である。

【0117】また、本実施例の情報処理装置1のモード20 遷移図は、図2に示した上記実施例のモード遷移図と同様であるが、遷移条件104の内容およびデバイス・パワーセーブ移行処理の処理内容が若干異なる。すなわち、図20に示すように、遷移条件104は、一定時間キー入力がないこと、または、表示データが一定時間変化がないことであり、通常動作モード22において、遷移条件104が発生すると、情報処理装置1は、図8に示したデバイス・パワーセーブ移行処理ではなく、図21に示すデバイス・パワーセーブ移行処理を実行し、第1のパワーセーブモード23に遷移する。

【0118】図17は本実施例の情報処理装置1の詳細30 なシステム構成を示すブロック図である。

【0119】図17において、216はCRT、34はCRTパワーセーブ・ブロック、223はCRT電源、307は表示停止要求信号、308はCRT電源遮断要求信号であり、そのほかは、図3と同様である。

【0120】CRTパワーセーブ・ブロック34は、スリープモード25、第1のパワーセーブモード23、第2のパワーセーブモード24のときに電力供給が遮断される。電源制御装置213は、CRT電源223によって、CRTパワーセーブ・ブロック27への電力供給を行40 う。

【0121】表示停止要求信号307は、フレームメモリ206に書き込まれる表示データが一定時間変化しない場合に、表示制御装置205からI/O制御装置208に対して出力される信号であり、CRT電源遮断要求信号308は、電源制御装置213に対してCRTパワーセーブ・ブロック34への電力供給の遮断を要求するための信号である。

【0122】21~25の各モードにおける31、32、34の各ブロックへの電力供給の有無を図18に示50

し、第1のパワーセーブモード23および第2のパワーセーブモード24における各デバイスの動作内容を図19に示す。

【0123】図21は通常動作モード22から第1のパワーセーブモード23に遷移するときに実行されるデバイス・パワーセーブ移行処理のフローチャートである。

【0124】図21に示すように、通常動作モード22において、CPU201は、一定時間キー入力がないことを検出すると（ステップ2100）、第1のパワーセーブモード23に遷移する旨をI/O制御装置208に設定する（ステップ2101）。また、通常動作モードにおいて、表示制御装置205は、フレームメモリ206に書き込まれる表示データが一定時間変化しないことを検出すると（ステップ2102）、I/O制御装置208に対して表示停止要求信号307を出力する（ステップ2103）。

【0125】I/O制御装置208は、第1のパワーセーブモード23に遷移する旨が設定されるか、または、表示停止要求信号307を入力すると、電源制御装置213に対してCRT電源遮断要求信号308を出力し、表示制御装置205に対してシリアルクロック停止要求信号303を出力し、キーボード210に対して低周波数スキャンクロック入力要求信号304を出力する（ステップ2104）。

【0126】電源制御装置213は、CRTパワーセーブ・ブロック34のみへの電力供給を遮断する。また、キーボード210は、通常の周波数よりも低い周波数のスキャンクロックで動作し、表示制御装置205は、シリアルクロックを停止する。これにより、情報処理装置1は、第1のパワーセーブモード23に遷移する。

【0127】ここで、ステップ2102、ステップ2103の処理を実現するための表示制御装置205の具体的な動作について、図22を用いて説明する。

【0128】表示制御装置205においては、カウンタ205aによって、表示用クロック205bがカウントされ、カウント値が比較器205cに出力されている。レジスタ205dには、表示データが変化しない時間を表示用クロック数に換算した値が予め設定されており、比較器205cによって、カウンタ205aのカウント値とレジスタ205dの値とが比較され、両者が等しくなった場合に、表示停止要求信号307が出力されるようになっている。なお、カウンタ205aは、表示データ変化検出回路205fが表示データ205eの変化を検出されたときに出力する制御信号205bによってリセットされる。また、表示データが変化しない時間は、予め決められた固定的な時間であってもよいし、ユーザにより入力された任意の時間であってもよい。

【0129】また、デバイス・パワーセーブ移行処理を実現するための具体的な動作については、図23に示す通りである。

【0130】図23においては、図14におけるLCD閉信号301を表示停止要求信号307に置き換え、図14におけるLCD電源遮断要求信号302をCRT電源遮断要求信号308に置き換え、図14におけるLCD電源222をCRT電源223に置き換えただけで、動作内容は、図14と同様である。

【0131】

【発明の効果】以上説明したように、本発明によれば、情報処理装置がネットワークに接続されずに単独で使用されている場合に加えて、情報処理装置がネットワークに接続されて使用されている場合にも、情報処理装置の無駄な消費電力の低減を図ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の省電力制御方法を適用した情報処理装置のシステム構成図。

【図2】本実施例の情報処理装置のモード遷移図。

【図3】本実施例の情報処理装置の詳細なシステム構成を示すブロック図。

【図4】省電力モードにおける各ブロックの電力供給の有無を示す説明図。

【図5】第1のパワーセーブモードおよび第2のパワーセーブモードにおける各デバイスの動作内容を示す説明図。

【図6】モード遷移条件を示す説明図。

【図7】電源オン処理を示すフローチャート。

【図8】デバイス・パワーセーブ移行処理のフローチャート。

【図9】デバイス・パワーセーブ復帰処理のフローチャート。

【図10】低周波数クロック動作移行処理のフローチャート。

【図11】低周波数クロック動作復帰処理のフローチャート。

【図12】パワーセーブ復帰処理のフローチャート。

【図13】スリープ処理のフローチャート。

*【図14】デバイス・パワーセーブ移行処理の具体的な動作を示す説明図。

【図15】低周波数クロック動作移行処理および低周波数クロック動作復帰処理の具体的な動作を示す説明図。

【図16】スリープ処理の具体的な動作を示す説明図。

【図17】表示装置をCRTとした場合の情報処理装置の詳細なシステム構成を示すブロック図。

【図18】省電力モードにおける各ブロックの電力供給の有無を示す説明図。

10 【図19】第1のパワーセーブモードおよび第2のパワーセーブモードにおける各デバイスの動作内容を示す説明図。

【図20】モード遷移条件を示す説明図。

【図21】デバイス・パワーセーブ移行処理のフローチャート。

【図22】表示制御装置の具体的な動作を示す説明図。

【図23】デバイス・パワーセーブ移行処理の具体的な動作を示す説明図。

【符号の説明】

20 1…情報処理装置、2…ネットワーク、3…他の情報処理装置、11…CPU部、12…主記憶部、13…周辺I/O部、14…表示部、15…システムバス、16…電源部、21…電源オフモード、22…通常動作モード、23…第1のパワーセーブモード、24…第2のパワーセーブモード、25…スリープモード、31…スリープ系ブロック、32…ノンスリープ系ブロック、33…LCDパワーセーブ・ブロック、34…CRTパワーセーブ・ブロック、201…CPU、202…メモリ・システムバス制御装置、203…主記憶装置、204…システムバス、205…表示制御装置、206…フレームメモリ、207…LCD、208…I/O制御装置、209…周辺I/O装置、210…キーボード、211…ネットワーク制御装置、212…2次記憶装置、213…電源制御装置、214…電源スイッチ、215…スリープ/レジューム・スイッチ、216…CRT。

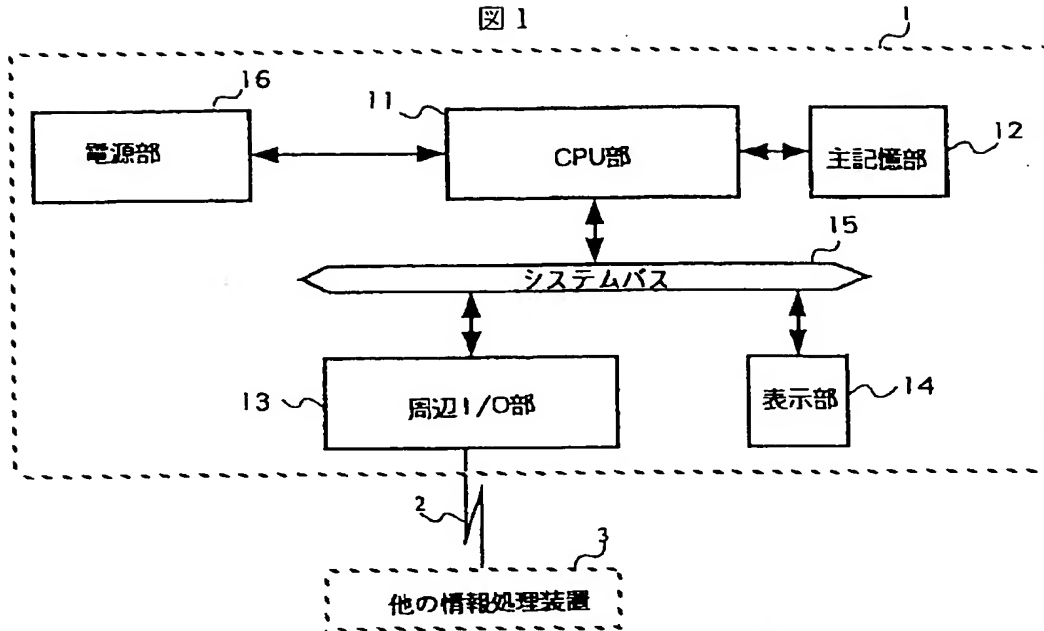
【図4】

図 4

	電源オフモード	通常動作モード	第1のパワーセーブ	第2のパワーセーブ	スリープモード
スリープ系ブロック	電力供給遮断	電力供給	電力供給	電力供給	電力供給遮断
LCDパワーセーブ・ブロック	電力供給遮断	電力供給	電力供給遮断	電力供給遮断	電力供給遮断
ノンスリープ系ブロック	電力供給遮断	電力供給	電力供給	電力供給	電力供給

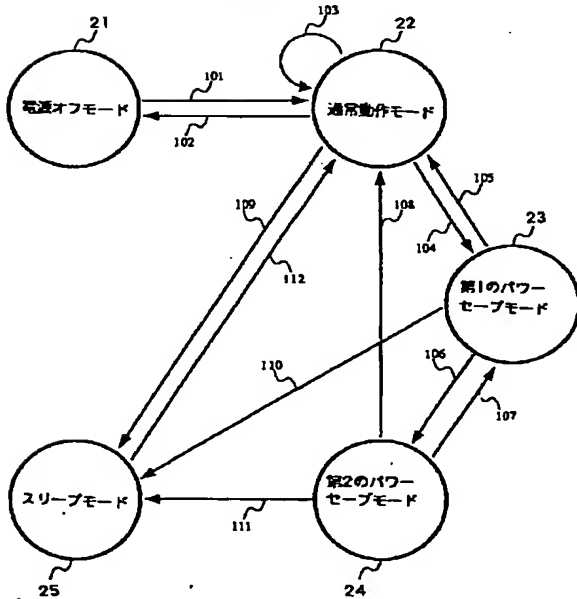
【図1】

図1



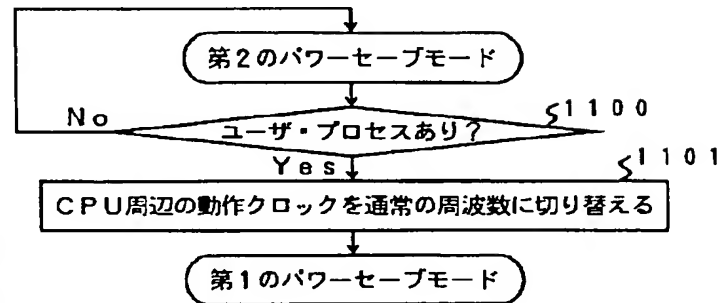
【図2】

図2



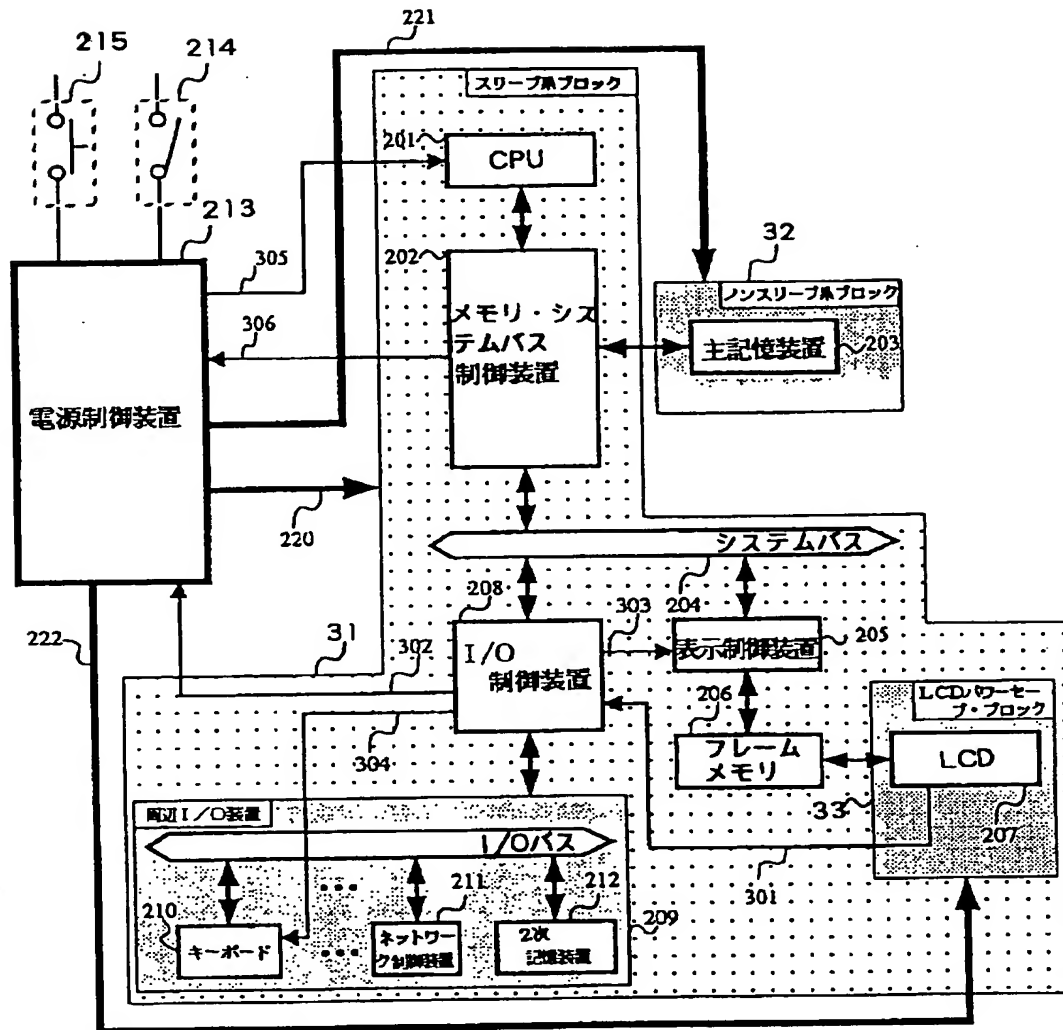
【図11】

図11



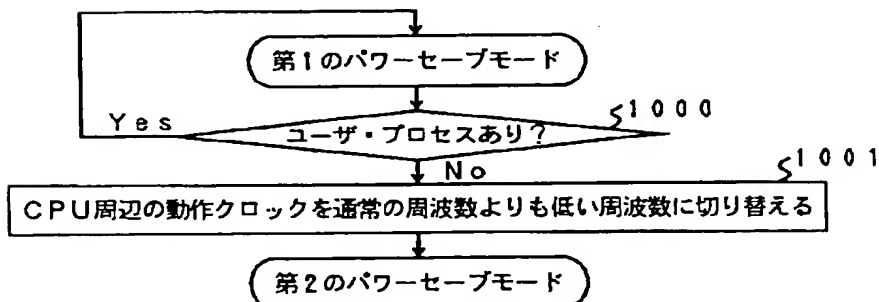
【図3】

図 3



【図10】

図 10



【図5】

図 5

	第1のパワーセーブモード	第2のパワーセーブモード
CPU	通常の周波数の動作クロックで動作	通常の周波数よりも低い周波数の動作クロックで動作
メモリスistemの動作	通常の周波数の動作クロックで動作	通常の周波数よりも低い周波数の動作クロックで動作
主記憶装置	通常の周波数の動作クロックで動作	通常の周波数よりも低い周波数の動作クロックで動作
表示制御装置	シリアルクロック停止	シリアルクロック停止
LCD	電力供給遮断	電力供給遮断
キーボード	通常の周波数よりも低い周波数のスキヤックロックで動作	通常の周波数よりも低い周波数のスキヤックロックで動作

【図6】

図 6

	遷移前のモード	遷移後のモード	遷移条件	処理内容
101	電源オフモード	通常動作モード	電源スイッチがオンにされる	電源オン処理
102	通常動作モード	電源オフモード	電源スイッチがオンにされる	電源オフ処理
103	通常動作モード	通常動作モード	リセット・スイッチが押下される	リセット処理
104	通常動作モード	§10のパーセーブモード	一定時間キー入力なし、または、LCD閉のとき	デバイス・パワーセーブ処理
105	§10のパーセーブモード	通常動作モード	キー入力発生、または、スリープ/レジューム・スイッチが押下される	デバイス・パワーセーブ処理
106	§10のパーセーブモード	§20のパーセーブモード	ユーザ・プロセスなし	低周波数クロック動作移行処理
107	§20のパーセーブモード	§10のパーセーブモード	ユーザ・プロセス発生	低周波数クロック動作復帰処理
108	§20のパーセーブモード	通常動作モード	キー入力発生、または、スリープ/レジューム・スイッチが押下される	パワーセーブ復帰処理
109	通常動作モード	スリープモード	スリープ/レジューム・スイッチが押下される	スリープ処理
110	§10のパーセーブモード	スリープモード	一定時間キー入力なし、かつ、ネットワーク接続なし	スリープ処理
111	§20のパーセーブモード	スリープモード	一定時間キー入力なし、かつ、ネットワーク接続なし	スリープ処理
112	スリープモード	通常動作モード	スリープ/レジューム・スイッチが押下される	電源オン処理

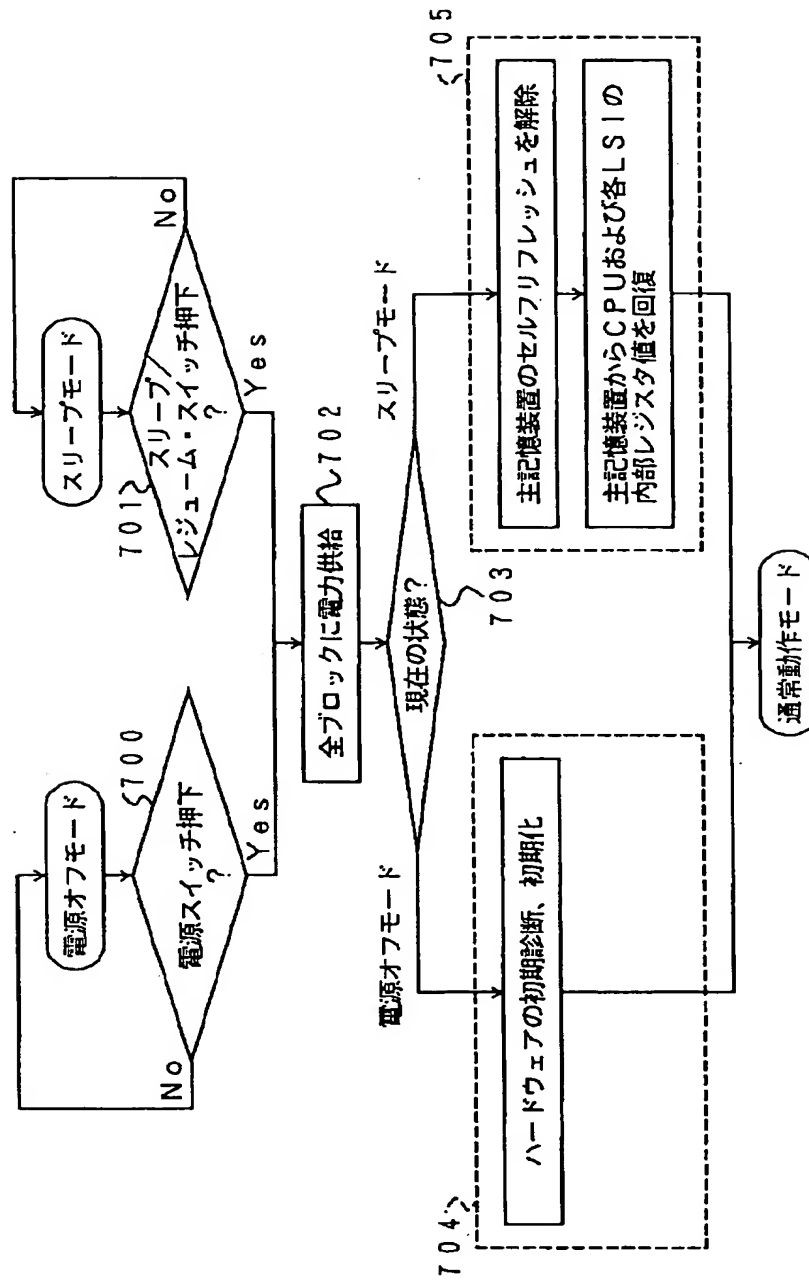
【図18】

図 18

	電源オフモード	通常動作モード	§10のパーセーブモード	§20のパーセーブモード	スリープモード
スリープ系ブロック	電力供給遮断	電力供給	電力供給	電力供給	電力供給遮断
CRTパワーセーブ・回路	電力供給遮断	電力供給	電力供給遮断	電力供給遮断	電力供給遮断
ノンスリープ系ブロック	電力供給遮断	電力供給	電力供給	電力供給	電力供給

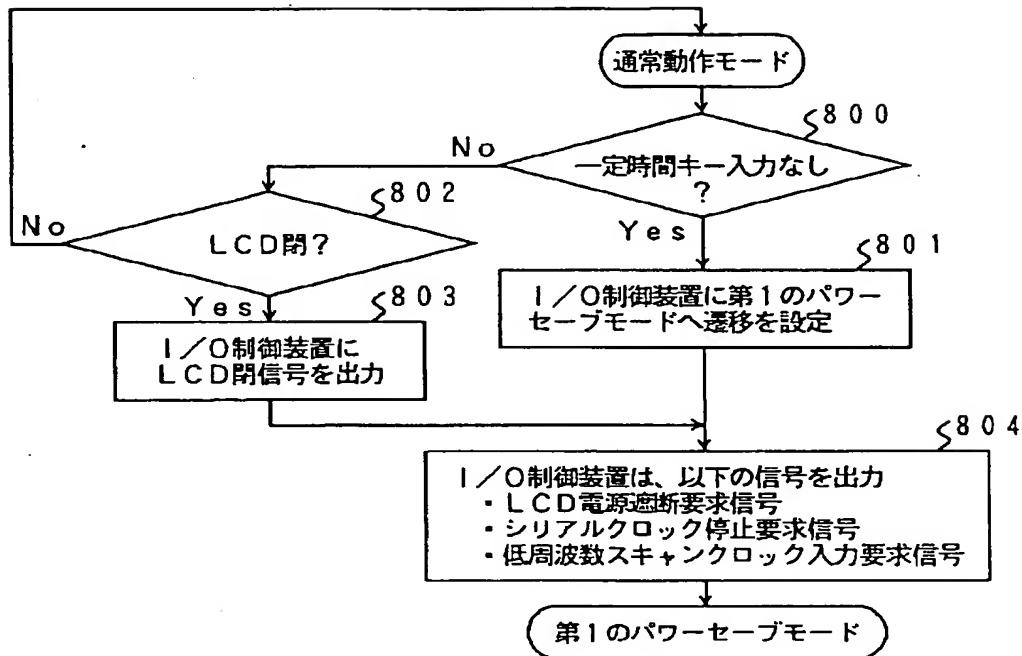
【図7】

図 7



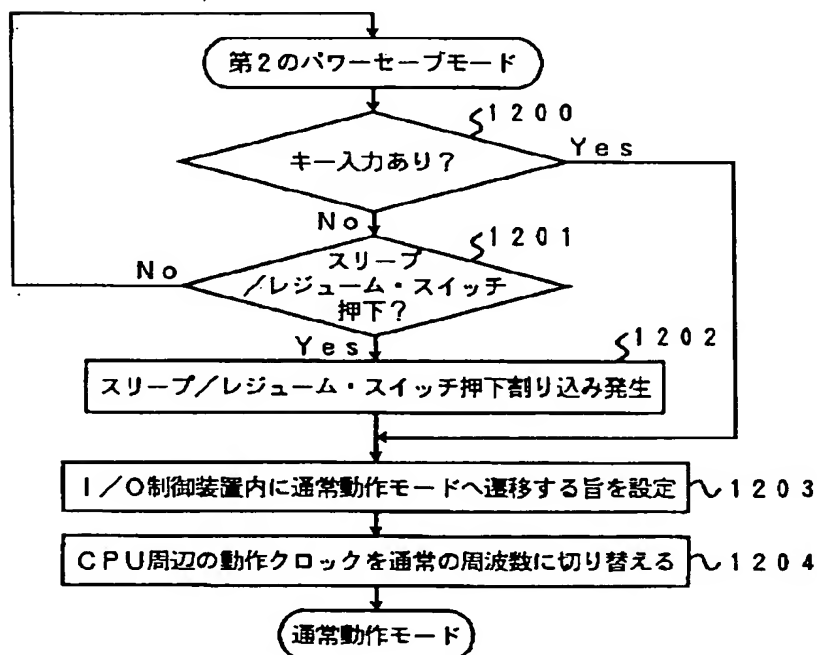
【図8】

図 8



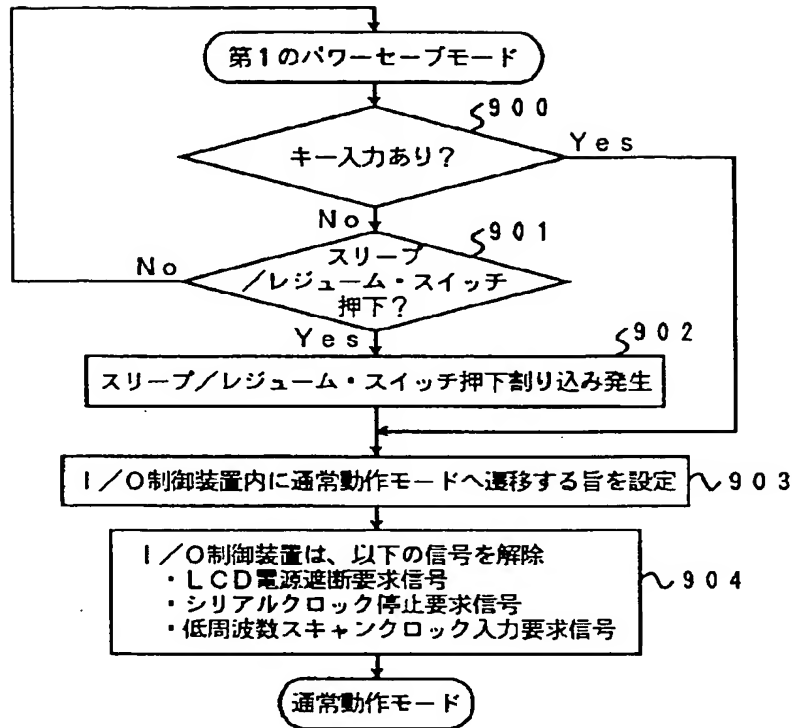
【図12】

図12



【図9】

図 9



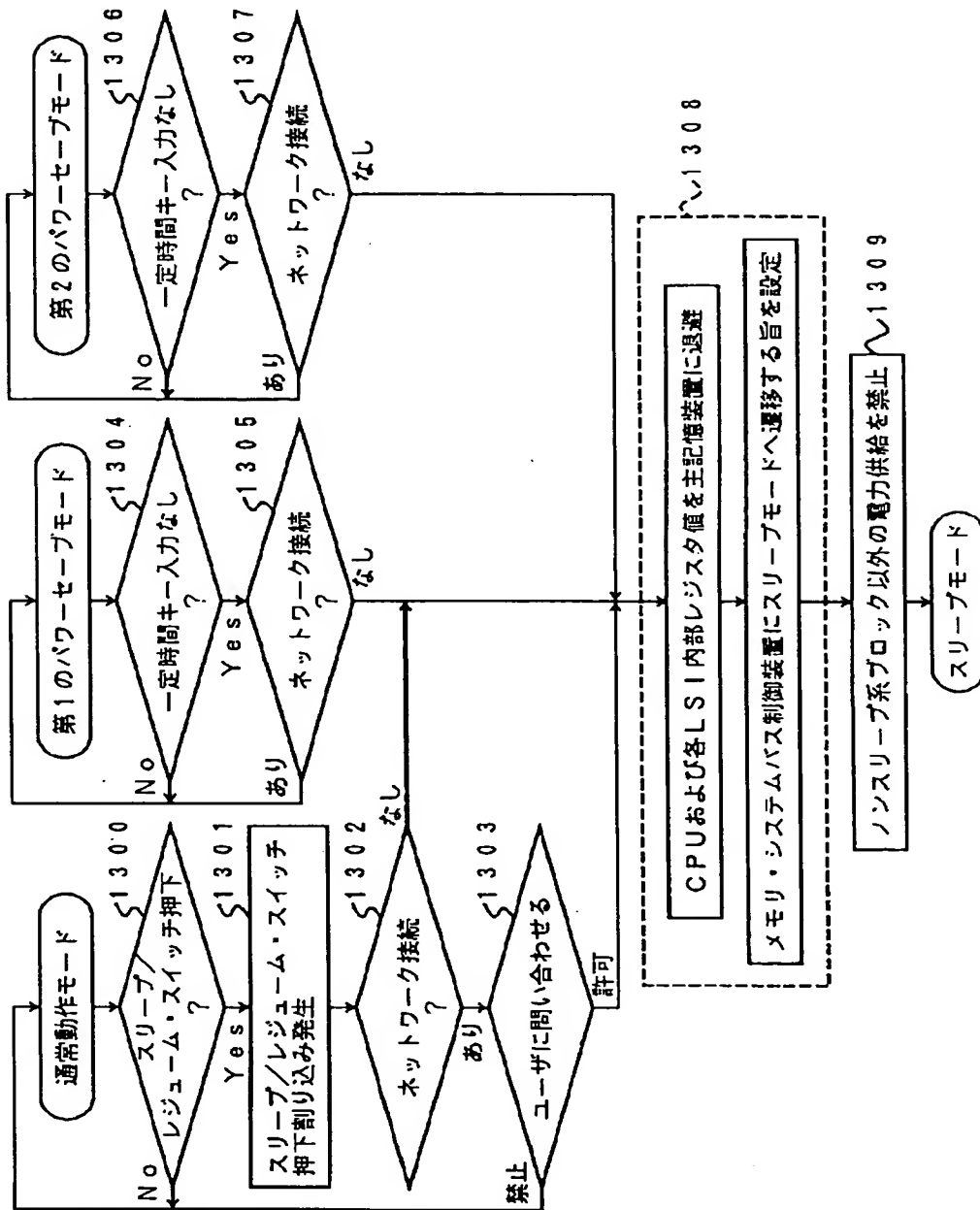
【図19】

図 19

	第1のパワーセーブモード	第2のパワーセーブモード
CPU	通常の周波数の動作クロックで動作	通常の周波数よりも低い周波数の動作クロックで動作
メモリシステム制御装置	通常の周波数の動作クロックで動作	通常の周波数よりも低い周波数の動作クロックで動作
主記憶装置	通常の周波数の動作クロックで動作	通常の周波数よりも低い周波数の動作クロックで動作
表示制御装置	シリアルクロック停止	シリアルクロック停止
CRT	電力供給遮断	電力供給遮断
キーボード	通常の周波数よりも低い周波数のスキャンクロックで動作	通常の周波数よりも低い周波数のスキャンクロックで動作

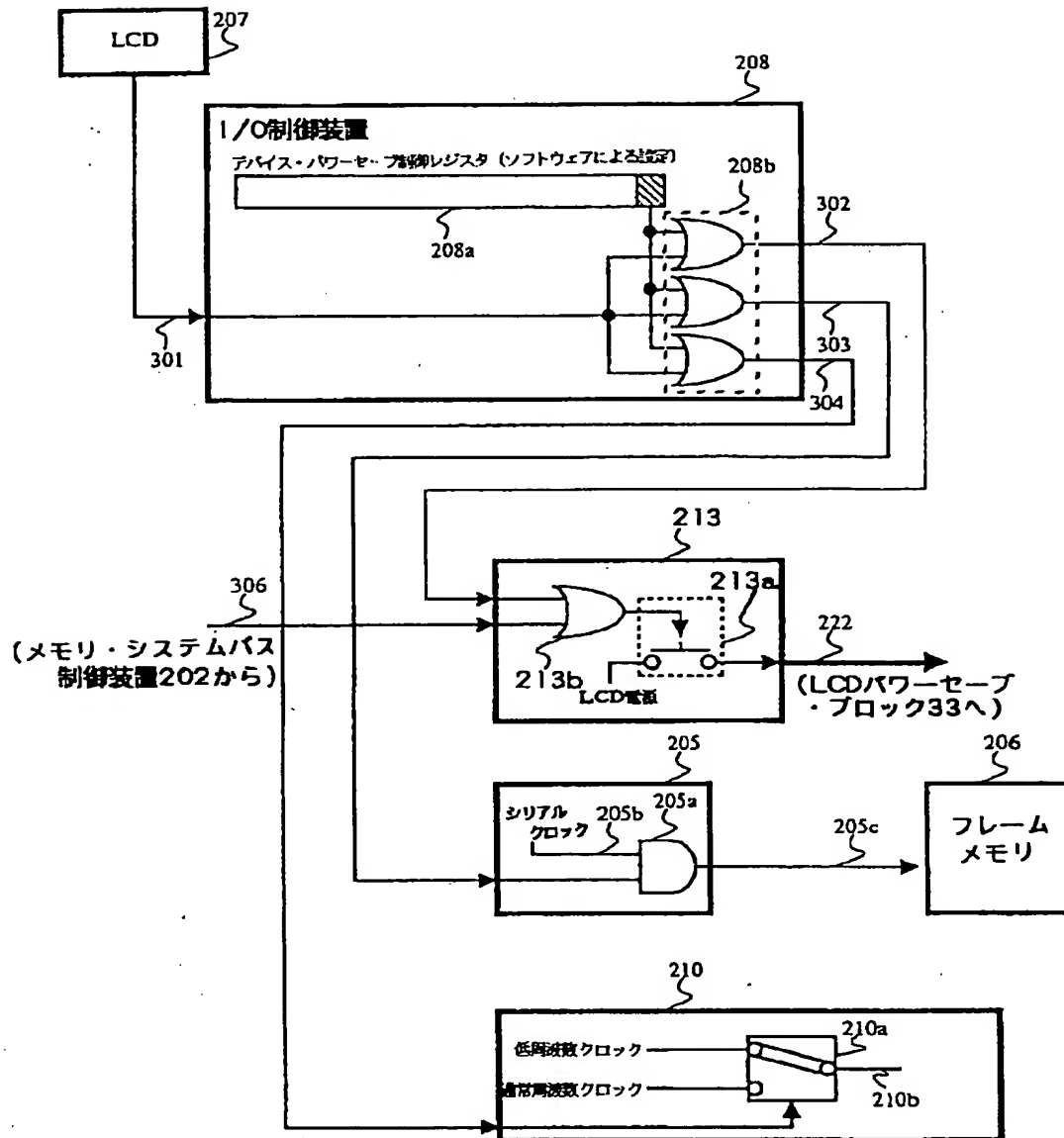
【図13】

図13



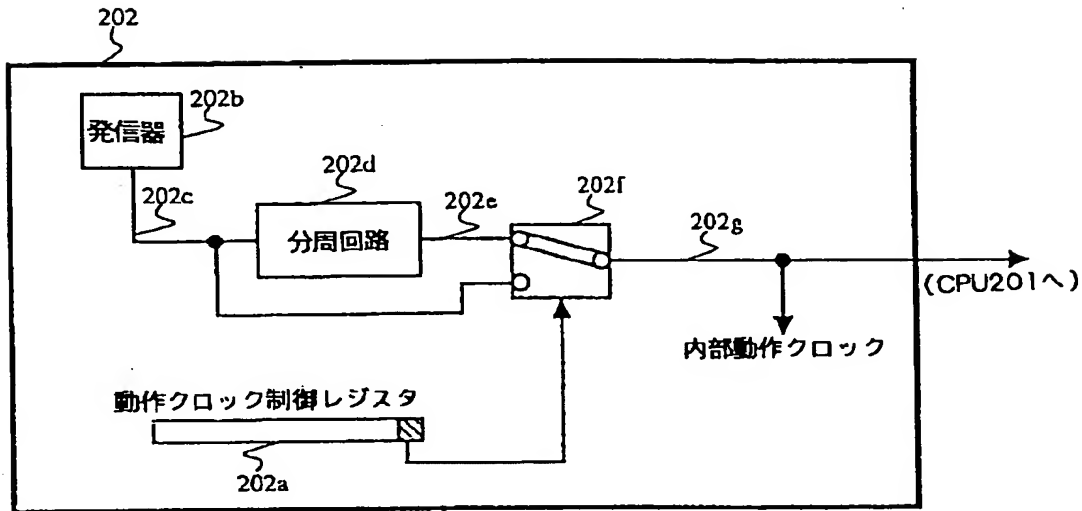
【図14】

図14



【図15】

図15



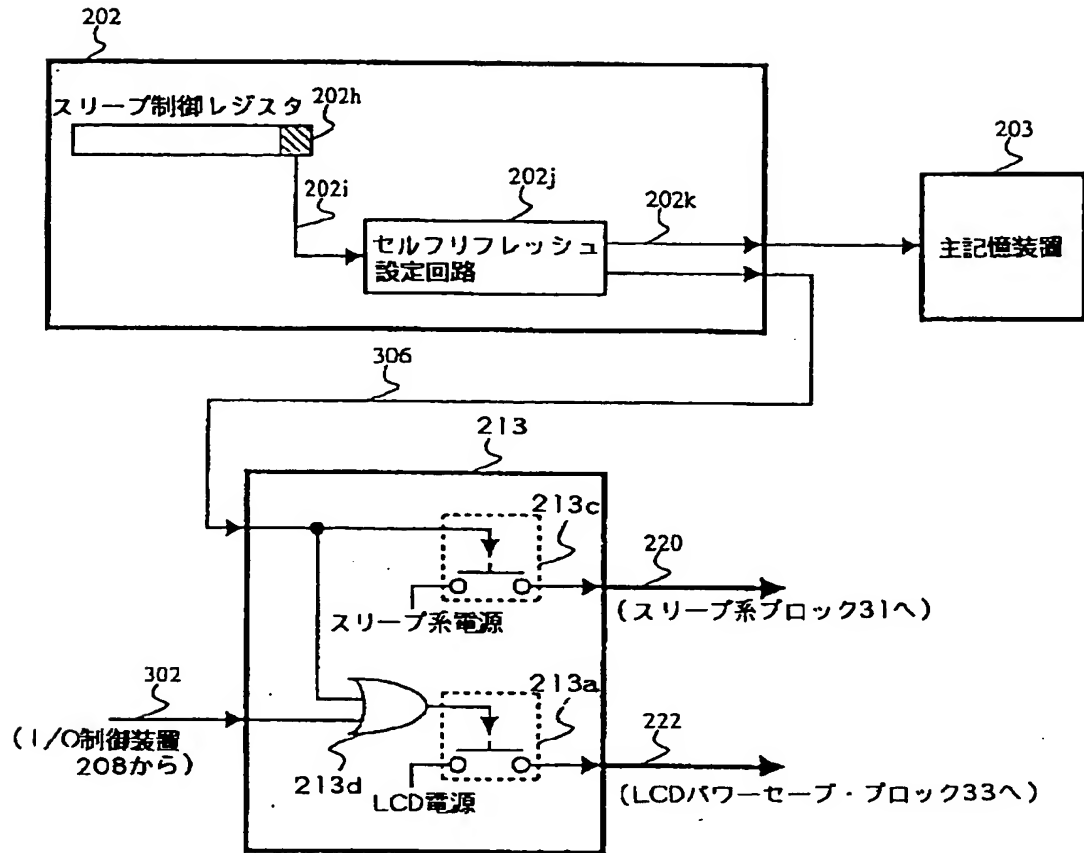
【図20】

図 20

	遷移前のモード	遷移後のモード	遷移条件	処理内容
101	電源オフモード	通常動作モード	電源スイッチがオンにされる	電源オン処理
102	通常動作モード	電源オフモード	電源スイッチがオンにされる	電源オフ処理
103	通常動作モード	通常動作モード	リセット・スイッチが押下される	リセット処理
104	通常動作モード	第10パワーセーブモード	一定時間キー入力なし、または、表示データが一定時間変化なし	デバイス・パワーセーブ処理
105	第10パワーセーブモード	通常動作モード	キー入力発生、または、スリープ/レジューム・スイッチが押下される	デバイス・パワーセーブ処理
106	第10パワーセーブモード	第20パワーセーブモード	ユーザ・プロセスなし	第10動作クロック動作処理
107	第20パワーセーブモード	第10パワーセーブモード	ユーザ・プロセス発生	第10動作クロック動作処理
108	第20パワーセーブモード	通常動作モード	キー入力発生、または、スリープ/レジューム・スイッチが押下される	パワーセーブ復帰処理
109	通常動作モード	スリープモード	スリープ/レジューム・スイッチが押下される	スリープ処理
110	第10パワーセーブモード	スリープモード	一定時間キー入力なし、かつ、ネットワーク接続なし	スリープ処理
111	第20パワーセーブモード	スリープモード	一定時間キー入力なし、かつ、ネットワーク接続なし	スリープ処理
112	スリープモード	通常動作モード	スリープ/レジューム・スイッチが押下される	電源オン処理

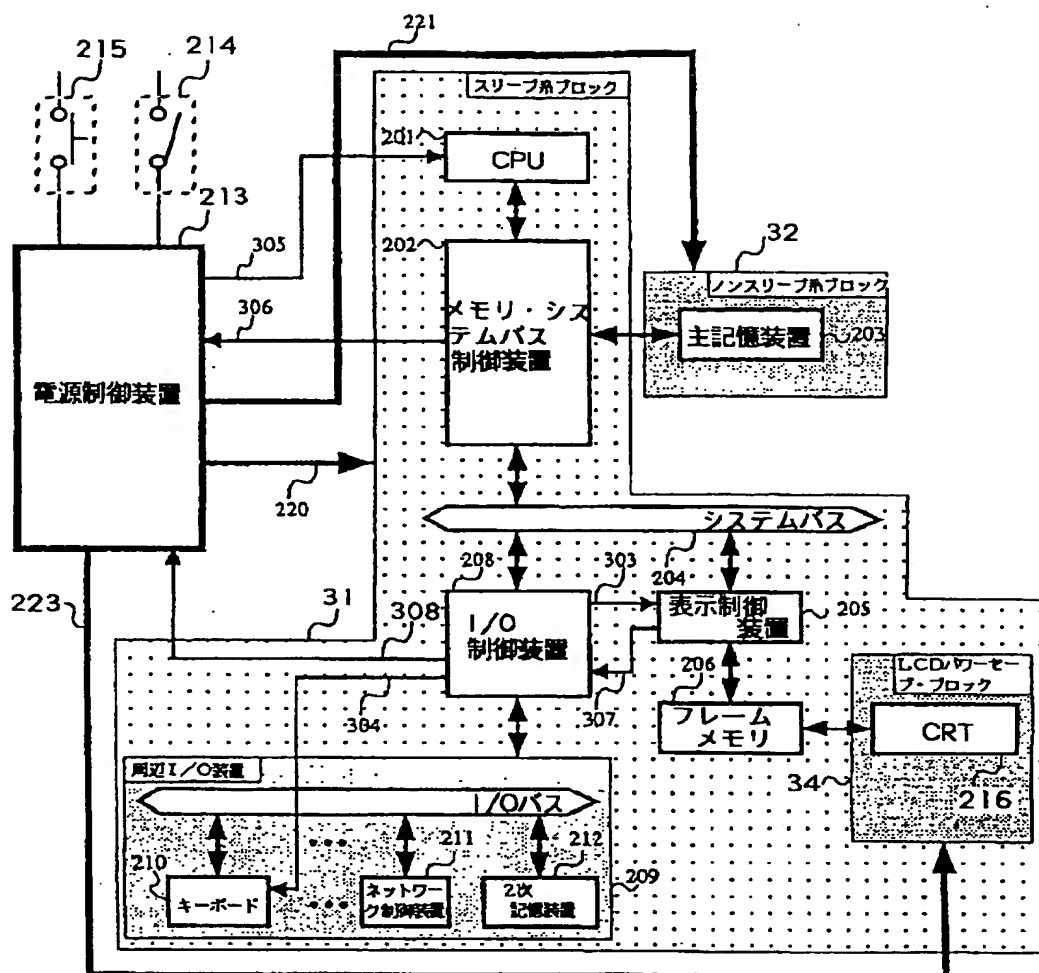
【図16】

図 1 6



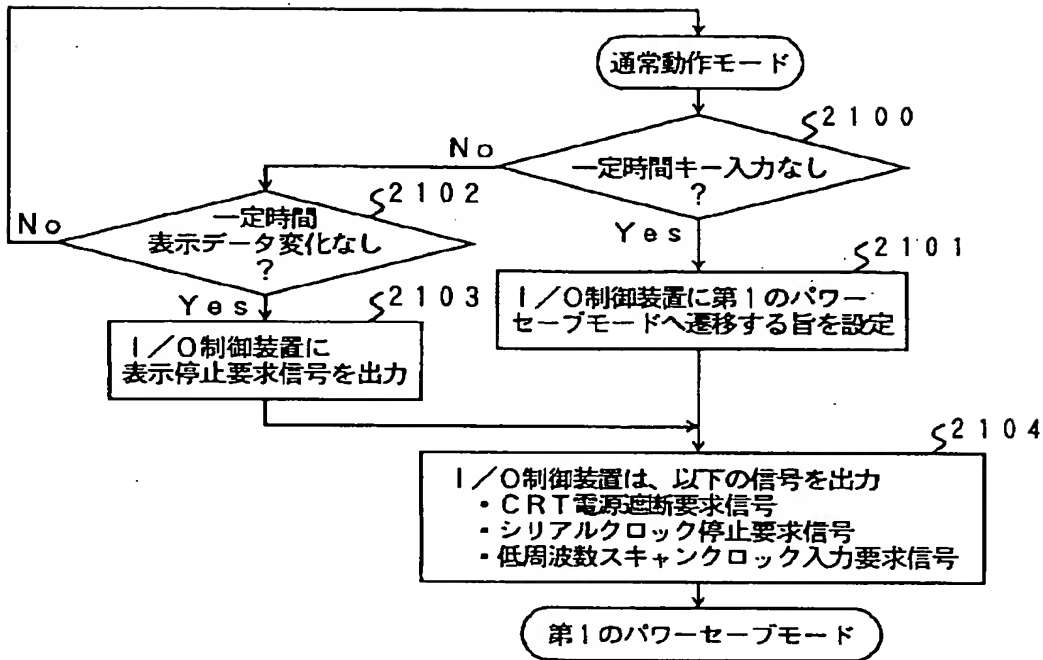
【図17】

図17



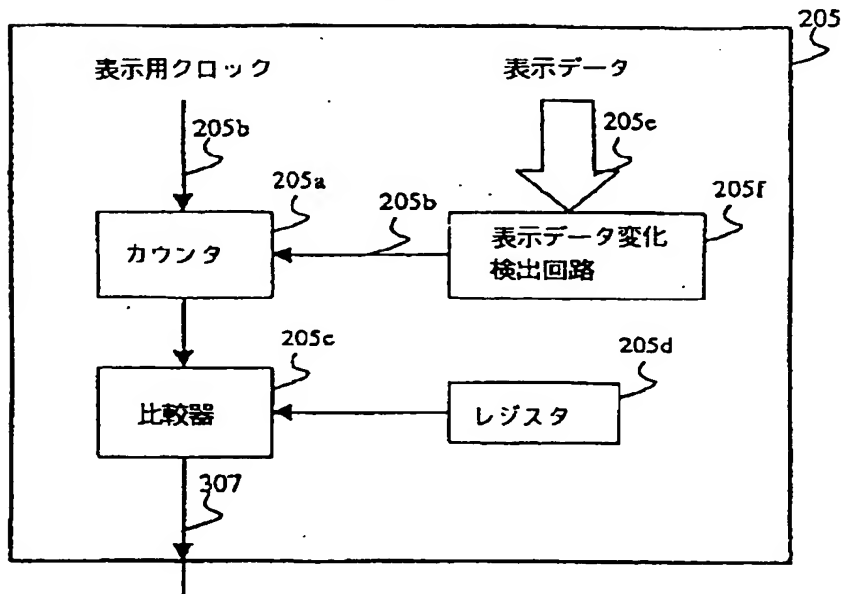
【図21】

図21



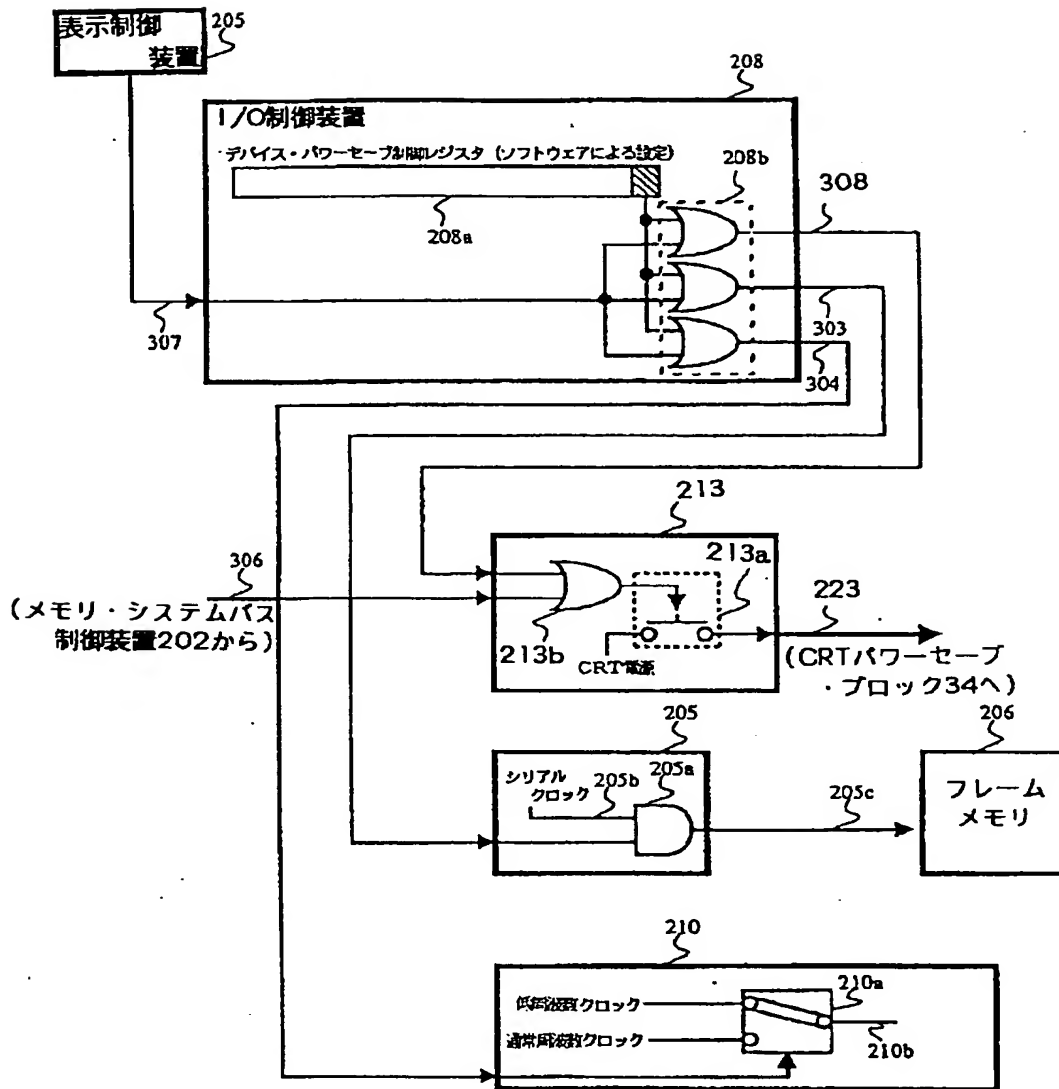
【図22】

図22



【図23】

図23



フロントページの続き

(72)発明者 東馬 貴志
愛知県尾張市晴丘町池上1番地 株式会社
日立製作所オフィスシステム事業部内

(72)発明者 須貝 和雄
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マイクロエレクトロニク
ス機器開発研究所内

(72)発明者 田村 千尋
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マイクロエレクトロニク
ス機器開発研究所内

(72)発明者 神牧 秀樹
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マイクロエレクトロニク
ス機器開発研究所内